

(19)

JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 10144612 A

(43) Date of publication of application: 29.05.98

(51) Int. Cl

H01L 21/205

H01L 21/203

H01S 3/18

(21) Application number: 08302069

(22) Date of filing: 13.11.96

(71) Applicant: SONY CORP

(72) Inventor:
KAWAI HIROHARU
IKEDA MASAO
NAKAMURA FUMIHIKO
HASHIMOTO SHIGEKI
ASAZUMA YASUNORI
YANASHIMA KATSUNORI

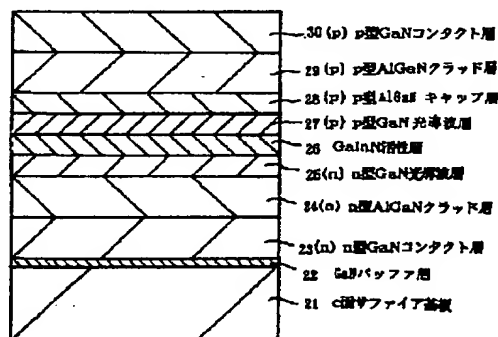
(54) GROWTH OF SEMICONDUCTOR

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a method for growing a semiconductor device which can deteriorate such a first nitride family-III-V compound semiconductor layer containing In as a GaInN layer when it is necessary to grow a second nitride family-II-V compound semiconductor layer not containing In on the first compound semiconductor layer at a growth temperature higher than the growth temperature than that of the first compound semiconductor layer.

SOLUTION: In a method for manufacturing a GaN semiconductor laser, a growth temperature of a p type AlGaIn cladding layer 29 and a p type GaN contact layer 30, which are provided above a GaInN active layer 26 and which is necessary to be grown at a growth temperature higher than that of the active layer, is set to be above the growth temperature of the active layer 26 and below 980°C, e.g. between 930 and 960°C. Preferably, prior to growth of the cladding layer 29, an underlying layer is previously covered with a p type AlGaIn cap layer 28 which was grown at a growth temperature equal to or lower than the growth temperature of the active layer 26.

COPYRIGHT: (C)1998,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-144612

(43) 公開日 平成10年(1998) 5月29日

(51) Int.Cl.⁶

識別記号

F I

H 0 1 L 21/205

H 0 1 L 21/205

21/203

21/203

M

H 0 1 S 3/18

H 0 1 S 3/18

審査請求 未請求 請求項の数 8 O L (全 8 頁)

(21) 出願番号

特願平8-302069

(22) 出願日

平成8年(1996)11月13日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 河合 弘治

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 池田 昌夫

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 中村 文彦

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74) 代理人 弁理士 杉浦 正知

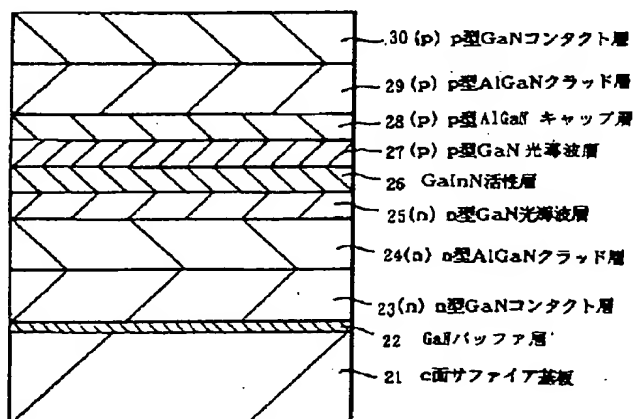
最終頁に続く

(54) 【発明の名称】 半導体の成長方法

(57) 【要約】

【課題】 GaInN層などのInを含む窒化物系III-V族化合物半導体層上にその成長温度よりも高い成長温度でInを含まない別の窒化物系III-V族化合物半導体層を成長させる必要がある場合に、そのInを含む窒化物系III-V族化合物半導体層の劣化を防止することができる半導体の成長方法を提供する。

【解決手段】 GaN系半導体レーザの製造において、GaInN活性層26上にその成長温度よりも高い成長温度で成長させる必要があるp型AlGaInクラッド層29およびp型GaNコンタクト層30の成長温度を、GaInN活性層26の成長温度以上980℃以下、例えば930～960℃とする。好ましくは、p型AlGaInクラッド層29の成長前に、GaInN活性層26の成長温度とほぼ等しいかまたはより低い成長温度で成長させたp型AlGaInキャップ層28により下地表面を覆っておく。



【特許請求の範囲】

【請求項1】 Inを含む窒化物系III-V族化合物半導体層上にInを含まない窒化物系III-V族化合物半導体層を気相成長させるようにした半導体の成長方法において、

上記Inを含まない窒化物系III-V族化合物半導体層の成長温度を、上記Inを含む窒化物系III-V族化合物半導体層の成長温度以上980℃以下にすることを特徴とする半導体の成長方法。

【請求項2】 上記Inを含まない窒化物系III-V族化合物半導体層を気相成長させる前に、上記Inを含む窒化物系III-V族化合物半導体層の成長温度とほぼ等しいかまたはより低い成長温度で気相成長されたAlGaNからなる保護膜により下地の表面を覆っておくようにしたことを特徴とする請求項1記載の半導体の成長方法。

【請求項3】 上記Inを含まない窒化物系III-V族化合物半導体層の成長温度を、上記Inを含む窒化物系III-V族化合物半導体層の成長温度以上960℃以下にすることを特徴とする請求項1記載の半導体の成長方法。

【請求項4】 上記Inを含まない窒化物系III-V族化合物半導体層の成長温度を800～980℃にすることを特徴とする請求項1記載の半導体の成長方法。

【請求項5】 上記Inを含まない窒化物系III-V族化合物半導体層の成長温度を900～960℃にすることを特徴とする請求項1記載の半導体の成長方法。

【請求項6】 上記Inを含まない窒化物系III-V族化合物半導体層の成長温度を930～960℃にすることを特徴とする請求項1記載の半導体の成長方法。

【請求項7】 上記Inを含む窒化物系III-V族化合物半導体層はGaInN層であることを特徴とする請求項1記載の半導体の成長方法。

【請求項8】 上記Inを含まない窒化物系III-V族化合物半導体層はGaN層またはAlGaN層であることを特徴とする請求項1記載の半導体の成長方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、半導体の成長方法に関し、特に、GaInN層などのInを含む窒化物系III-V族化合物半導体層上にその成長温度よりも高い成長温度でInを含まない別の窒化物系III-V族化合物半導体層を成長させる必要がある半導体装置、例えば半導体発光素子の製造に適用して好適なものである。

【0002】

【従来の技術】GaN、AlGaN、GaInNなどの窒化物（ナイトライド）系III-V族化合物半導体は、その禁制帯幅が1.8eVから6.2eVに亘っており、赤外から紫外線の発光が可能な発光素子の実現が

理論上可能であるため、近年、活発に研究開発が行われている。

【0003】この窒化物系III-V族化合物半導体により発光ダイオードや半導体レーザを製造する場合には、GaN、AlGaN、GaInNなどを多層に積層し、発光層、すなわち活性層をn型クラッド層およびp型クラッド層によりはさんだ構造を形成する必要がある。

【0004】このようなGaN系半導体発光素子の製造には、もっぱら有機金属化学気相成長（MOCVD）法が用いられているが、このMOCVD法による結晶成長の基本技術としては、低温成長によるバッファ層の導入（Appl. Phys. Lett., 48, 353 (1986) および Jpn. J. Appl. Phys., 30, L1620 (1991)）と、p型GaN層の成長技術（Jpn. J. Appl. Phys., 28, L2112 (1989) および Jpn. J. Appl. Phys., 31, L139 (1992)）とが挙げられる。また、活性層として用いられるGaInN層の成長には、低温でしかも水素の少ない条件が良好であることが報告されている（J. Electronic Materials, 21 (2), 157 (1992)）。そして、これらの基本技術の開発によって、青色ないし緑色で発光可能なGaN系発光ダイオードや、400nm台の発光波長で室温パルス発振可能なGaN系半導体レーザが開発され、GaN系発光ダイオードについてはすでに実用化されている。

【0005】GaN系半導体レーザを製造するために現在用いられているMOCVD法による結晶成長の標準的なプロセスは、次の通りである。

【0006】すなわち、まず、c面サファイア基板をH₂ガス中において1050℃で10分間熱処理することにより、このc面サファイア基板の表面をサーマルクリーニングする。次に、基板温度を510℃に下げた後、このc面サファイア基板上にGaNバッファ層を成長させる。次に、成長温度を1020℃に上昇させた後、c面サファイア基板上にn型GaNコンタクト層、n型AlGaNクラッド層およびn型GaN光導波層を順次成長させる。次に、成長温度を800℃に下げた後、c面サファイア基板上にGaInN活性層を成長させる。次に、成長温度を1020℃に上昇させた後、c面サファイア基板上にp型GaN光導波層、p型AlGaNクラッド層およびp型GaNコンタクト層を順次成長させる。

【0007】ここで、n型GaNコンタクト層、n型AlGaNクラッド層、n型GaN光導波層、p型GaN光導波層、p型AlGaNクラッド層およびp型GaNコンタクト層の成長温度を1020℃としているのは、良好な結晶性を有するGaN系半導体層の成長にはこの程度の高温が適しているからである。一方、GaInN活性層の成長時に成長温度を800℃に下げているのは、GaInNのNの解離圧が非常に大きく、GaNやAlGaNの成長温度である1020℃では成長させる

ことができないからである。

【0008】

【発明が解決しようとする課題】しかしながら、上述のようなプロセスで製造されるGaIn系半導体レーザにおいて現在報告されているしきい値電流密度は3~10kA/cm²であり、理論的予想よりかなり大きく、室温連続発振の達成にはさらなるしきい値電流密度の低減が必要とされている。

【0009】本発明者は、その原因を究明すべく種々検討を行った結果、上述のプロセスで製造されるGaIn系半導体レーザのしきい値電流密度が高い理由としては、レーザ構造の最適化がなされていないこともあるが、そのほかにそのGaInN活性層の品質、特に光学品質が低く、このGaInN層からの発光強度が理論的予想よりもかなり低いことを見出した。そして、その原因について検討を進めた結果、GaInN活性層の成長後にp型GaInN光導波層、p型AlGaInクラッド層およびp型GaInNコンタクト層を成長させる際に成長温度を1020℃に上昇させたときに、そのGaInN活性層からInNが分解することにより劣化が生じることを見出した。したがって、GaIn系半導体レーザのしきい値電流密度の低減を図るためには、GaInN活性層の劣化を抑えることが重要である。

【0010】以上は、GaInN活性層の劣化についてであるが、同様な劣化は、Inを含む窒化物系III-V族化合物半導体層全般に起こり得るものである。

【0011】したがって、この発明の目的は、GaInN層などのInを含む窒化物系III-V族化合物半導体層上にその成長温度よりも高い成長温度でInを含まない別の窒化物系III-V族化合物半導体層を成長させる必要がある場合に、そのInを含む窒化物系III-V族化合物半導体層の劣化を防止することができる半導体の成長方法を提供することにある。

【0012】

【課題を解決するための手段】上記目的を達成するために、この発明による半導体の成長方法は、Inを含む窒化物系III-V族化合物半導体層上にInを含まない窒化物系III-V族化合物半導体層を気相成長させるようにした半導体の成長方法において、Inを含まない窒化物系III-V族化合物半導体層の成長温度を、Inを含む窒化物系III-V族化合物半導体層の成長温度以上980℃以下にするようにしたことを特徴とするものである。

【0013】この発明においては、好適には、Inを含まない窒化物系III-V族化合物半導体層を気相成長させる前に、Inを含む窒化物系III-V族化合物半導体層の成長温度とほぼ等しいかまたはより低い成長温度で気相成長されたAlGaInからなる保護膜により下地の表面を覆っておく。この場合には、下地のInを含む窒化物系III-V族化合物半導体層がこのAlGa

Nからなる保護膜により直接的または間接的に覆われることにより、このInを含む窒化物系III-V族化合物半導体層のInNの分解を有効に抑えることができるので、その劣化をより有効に防止することができ、あるいは、Inを含まない窒化物系III-V族化合物半導体層の成長温度を高め設定することができる。

【0014】この発明においては、Inを含まない窒化物系III-V族化合物半導体層を気相成長させる前に、AlGaInからなる保護膜により下地の表面を覆わない場合には、Inを含まない窒化物系III-V族化合物半導体層の成長温度を、Inを含む窒化物系III-V族化合物半導体層の成長温度以上960℃以下にする。

【0015】この発明においては、Inを含む窒化物系III-V族化合物半導体層の劣化を防止しつつ、Inを含まない窒化物系III-V族化合物半導体層の表面モフォロジーの劣化やキャリア濃度、特に正孔濃度の低下を防止するために、Inを含まない窒化物系III-V族化合物半導体層の成長温度を800~980℃、好適には900~960℃、より好適には930~960℃とする。

【0016】この発明において、窒化物系III-V族化合物半導体層は、具体的には、Al、Ga、InおよびBからなる群より選ばれた少なくとも一種のIII族元素とNとからなる。この窒化物系III-V族化合物半導体層のうちInを含むものの例を挙げるとGaInN層であり、Inを含まないものの例を挙げるとGaIn層、AlGaIn層などである。

【0017】この発明において、窒化物系III-V族化合物半導体層の成長には、典型的には、有機金属化学気相成長(MOCVD)法が用いられるが、分子線エピタキシー(MBE)法を用いてもよい。

【0018】上述のように構成されたこの発明によれば、Inを含まない窒化物系III-V族化合物半導体層の成長温度を、Inを含む窒化物系III-V族化合物半導体層の成長温度以上980℃以下にしているのので、Inを含む窒化物系III-V族化合物半導体層上にInを含まない窒化物系III-V族化合物半導体層を成長させても、そのInを含む窒化物系III-V族化合物半導体層からのInNの分解を抑えることができ、その劣化を抑えることができる。

【0019】

【発明の実施の形態】以下、この発明の実施形態について図面を参照しながら説明する。

【0020】この発明の実施形態について説明する前に、まず、GaInN活性層の成長後に熱処理を行った場合にこの熱処理がGaInN活性層の光学品質、具体的には発光強度に与える影響について調べた結果について説明する。この実験には、それぞれ図1および図2に示すようなGaInN/GaN単一量子井戸構造の二つ

の試料を用いた。便宜上、図1に示す試料を試料A、図2に示す試料を試料Bと呼ぶ。これらの試料Aおよび試料Bの作製方法は次の通りである。

【0021】図1に示す試料Aを作製するには、まず、図示省略したMOCVD装置の反応管内にc面サファイア基板1を入れた後、反応管内にキャリアガスとして例えば H_2 と N_2 との混合ガスを流し、1050℃で10分間熱処理を行うことによりそのc面サファイア基板1の表面をサーマルクリーニングする。次に、基板温度を530℃に下げた後、Ga原料としてのトリメチルガリウム(TMGa、 $Ga(CH_3)_3$)およびN原料としてのアンモニア(NH_3)を反応管内に供給し、c面サファイア基板1上に厚さ約25nmのGa_{0.9}N_{0.1}バッファ層2を成長させる。次に、反応管内へのTMGaの供給を停止し、 NH_3 の供給はそのまま続けながら、成長温度を990℃まで上昇させた後、反応管内にTMGaおよびn型不純物(ドナー不純物)であるSiのドーパントとしてのシラン(SiH_4)を供給し、厚さ2μmのSiドーブのn型Ga_{0.9}N_{0.1}層3を成長させる。

【0022】次に、反応管内へのTMGaの供給を停止し、成長温度を780℃に下げた後、反応管内にTMGaを供給し、n型Ga_{0.9}N_{0.1}層3を薄く成長させる。このn型Ga_{0.9}N_{0.1}層3は、成長温度を下げる間に下地のn型Ga_{0.9}N_{0.1}層3の表面が汚染されることがあることから、次に成長させるn型Ga_{0.9}In_{0.1}N活性層4の成長直前にこの薄いn型Ga_{0.9}N_{0.1}層3を成長させ、n型Ga_{0.9}In_{0.1}N活性層4を清浄な表面に成長させるためのものである。次に、成長温度をそのまま780℃に保持した状態で、反応管内にN原料としての NH_3 に加えてGa原料としてのトリエチルガリウム(TEGa、 $Ga(C_2H_5)_3$)およびIn原料としてのトリメチルインジウム(TMIn、 $In(CH_3)_3$)を供給し、厚さ約3nmのSiドーブのn型Ga_{0.9}In_{0.1}N活性層4を成長させる。ここで、このn型Ga_{0.9}In_{0.1}N活性層4のIn組成比は0.2である。

【0023】次に、成長温度をそのまま780℃に保持した状態で、反応管内へのTMInの供給を停止するとともに、Ga原料をTMGaに切り換え、厚さ100nmのSiドーブのn型Ga_{0.9}N_{0.1}層5を成長させる。

【0024】以上により、Ga_{0.9}In_{0.1}N/GaN単一量子井戸構造の試料Aが作製される。

【0025】図2に示す試料Bの作製方法は、n型Ga_{0.9}In_{0.1}N活性層4を成長させた後に、成長温度を780℃に保持した状態で、厚さ80nmのSiドーブのn型Ga_{0.9}N_{0.1}層5および厚さ20nmのSiドーブのn型AlGa_{0.9}N_{0.1}キャップ層6を順次成長させることを除いて、試料Aの作製方法と同様である。ここで、n型AlGa_{0.9}N_{0.1}キャップ層6のAl組成比は0.15である。

【0026】以上のようにして作製された試料Aおよび試料Bを、MOCVD装置の反応管内において、 NH_3 雰囲気中で、温度を800℃、900℃および990℃

に変えて1時間熱処理を行った。そして、これらの試料Aおよび試料Bを用いて、室温でn型Ga_{0.9}In_{0.1}N活性層4からの発光スペクトルを測定した。図3および図4はそれぞれ試料Aおよび試料Bの発光スペクトルの測定結果を示す。なお、試料Aおよび試料Bの温度は、それらの表面の温度を放射温度計で石英製の反応管を通して測定することにより測定した。

【0027】図3および図4より、試料Aおよび試料Bとも、波長400nm付近に発光が観測される。このうち試料Aについては、発光強度は熱処理温度が900℃までは熱処理前とほとんど変わらないが、熱処理温度が990℃のときには熱処理前の約1/20に減少している。また、試料Bについては、発光強度は熱処理温度が900℃までは試料Aと同様に熱処理前とほとんど変わらないが、熱処理温度が990℃のときには熱処理前の約1/2に減少しているに過ぎず、発光強度の減少は少ない。

【0028】図5は試料Aおよび試料Bの発光強度の熱処理温度依存性を測定した結果を示す。ただし、熱処理は、 NH_3 雰囲気中で、温度を800℃、900℃、930℃、960℃および990℃に変えて1時間行った。また、発光強度の測定は室温および77K(液体窒素温度)で行った。

【0029】図5より、試料Aおよび試料Bとも、熱処理温度(T)が高くなるにつれて発光強度が減少していく様子がよくわかる。このうち試料Aについては、熱処理温度が960℃を超えると発光強度が急激に減少する。一方、試料Bについては、熱処理温度の増大に伴う発光強度の減少は試料Aに比べて緩やかであり、960℃で熱処理を行った試料Aと同一の発光強度になる熱処理温度は約980℃と試料Aに比べて約20℃高い。

【0030】上述のように試料Aに比べて試料Bの方が熱処理温度の増大に対する発光強度の減少が少ないのは、試料Bにおいてはn型Ga_{0.9}N_{0.1}層5上にn型AlGa_{0.9}N_{0.1}キャップ層6を成長させているからである。すなわち、このn型AlGa_{0.9}N_{0.1}キャップ層6がn型Ga_{0.9}In_{0.1}N活性層4の劣化を防止しているためである。ここで、AlGa_{0.9}NはGa_{0.9}NよりもNの平衡蒸気圧が高いことを考えると、n型Ga_{0.9}In_{0.1}N活性層4の劣化はその表面から内部への空格子欠陥の拡散が関与していると考えられる。

【0031】さて、以上のことを前提としてこの発明の第1の実施形態について説明する。この第1の実施形態においては、この発明をGa_{0.9}N系発光ダイオードの製造に適用した場合について説明する。

【0032】図6はこの第1の実施形態によるGa_{0.9}N系発光ダイオードの製造方法を説明するための断面図である。また、図7はこの第1の実施形態における成長シーケンスを示す。

【0033】この第1の実施形態によるGa_{0.9}N系発光ダ

イオードの製造方法においては、図6および図7に示すように、試料Aおよび試料Bの作製の場合と同様にし、例えば1050℃でc面サファイア基板11のサーマルクリーニングを行った後、このc面サファイア基板11上に例えば530℃の成長温度で例えば厚さ25nmのGaNバッファ層12を成長させる。次に、成長温度を例えば990℃に上昇させた後、このGaNバッファ層12上に例えば厚さ3μmのn型GaN層13を成長させる。次に、成長温度を例えば780℃に下げた後、薄いn型GaN層13、例えば厚さ3nmのGaInN活性層14および例えば厚さ20nmのp型AlGaNキャップ層15を順次成長させる。ここで、GaInN活性層14のIn組成比は例えば0.2、p型AlGaNキャップ層15のAl組成比は例えば0.15である。次に、成長温度を例えば930℃まで上昇させた後、例えば厚さ1.5μmのp型GaN層16を成長させる。このp型GaN層16の成長時間は例えば約1時間である。ここで、n型GaN層13のn型不純物としては例えばSiを用い、そのドーパントとしては例えばSiH₄を用いる。また、p型AlGaNキャップ層15およびp型GaN層16のp型不純物(アクセプタ不純物)としては例えばMgを用い、そのドーパントとしては例えばビスシクロペンタジエニルマグネシウム(Cp₂Mg)を用いる。この後、p型不純物の活性化のために、例えば、N₂雰囲気中において800℃で10分間熱処理を行う。

【0034】次に、図示は省略するが、所定のパターニングを行った後、p型GaN層16上にp側電極を形成するとともに、n型GaN層13にn側電極をコンタクトさせ、GaN系発光ダイオードを製造する。

【0035】図8は、このようにして製造されたGaN系発光ダイオード(試料C)の発光スペクトルの測定結果を示す。図8には、比較のために、p型GaN層16を990℃の成長温度で成長させることだけが試料Cと異なるGaN系発光ダイオード(試料D)を製造し、この試料Dの発光スペクトルを測定した結果も併せて示す。

【0036】図8より、p型GaN層16を930℃の成長温度で成長させた試料Cの発光強度は、p型GaN層16を990℃の成長温度で成長させた試料Dに比べて、約5倍も大きいことがわかる。

【0037】以上のように、この第1の実施形態によれば、GaInN活性層14およびp型AlGaNキャップ層15上に成長させるp型GaN層16の成長温度を930℃としているので、GaInN活性層14からのInNの分解を抑えてその劣化を防止することができ、GaInN活性層14からの発光強度の劣化を防止することができる。また、p型GaN層16を成長させる前に下地表面をp型AlGaNキャップ層15により覆っているため、GaInN活性層14の劣化をより有効に

防止することができ、GaInN活性層14からの発光強度の劣化をより有効に防止することができる。これによって、高効率、高出力のGaN系発光ダイオードを実現することができる。

【0038】次に、この発明の第2の実施形態について説明する。この第2の実施形態においては、この発明をGaN系半導体レーザの製造に適用した場合について説明する。このGaN系半導体レーザは、SCH (Separate Confinement Heterostructure) 構造を有するものである。

【0039】図9はこの第2の実施形態によるGaN系半導体レーザの製造方法を説明するための断面図である。また、図10はこの第2の実施形態における成長シーケンスを示す。

【0040】この第2の実施形態によるGaN系半導体レーザの製造方法においては、図9および図10に示すように、まず、試料Aおよび試料Bの作製の場合と同様にし、例えば1050℃でc面サファイア基板21のサーマルクリーニングを行った後、このc面サファイア基板21上に例えば530℃の成長温度で例えば厚さ25nmのGaNバッファ層22を成長させる。次に、成長温度を例えば990℃に上昇させた後、このGaNバッファ層22上に例えば厚さ3μmのn型GaNコンタクト層23、例えば厚さ0.5μmのn型AlGaNクラッド層24および例えば厚さ0.1μmのn型GaN光導波層25を順次成長させる。次に、成長温度を例えば780℃に下げた後、薄いn型GaN光導波層25、例えば厚さ3nmのGaInN活性層26、例えば厚さ0.1μmのp型GaN光導波層27および例えば厚さ20nmのp型AlGaNキャップ層28を順次成長させる。次に、成長温度を例えば930℃まで上昇させた後、例えば厚さ0.5μmのp型AlGaNクラッド層29および例えば厚さ0.5μmのp型GaNコンタクト層30を順次成長させる。ここで、n型AlGaNクラッド層24、p型AlGaNキャップ層28およびp型AlGaNクラッド層29のAl組成比は例えば0.15、GaInN活性層26のIn組成比は0.2である。ここで、n型GaNコンタクト層23、n型AlGaNクラッド層24およびn型GaN光導波層25のn型不純物としては例えばSiを用い、そのドーパントとしては例えばSiH₄を用いる。また、p型GaN光導波層27、p型AlGaNキャップ層28、p型AlGaNクラッド層29およびp型GaNコンタクト層30のp型不純物としては例えばMgを用い、そのドーパントとしては例えばCp₂Mgを用いる。この後、p型不純物の活性化のために、例えば、N₂雰囲気中において800℃で10分間熱処理を行う。

【0041】次に、図示は省略するが、所定のパターニングを行った後、p型GaNコンタクト層20上にp側電極を形成するとともに、n型GaNコンタクト層23

にn側電極をコンタクトさせ、Ga_{0.9}In_{0.1}N系半導体レーザを製造する。

【0042】この第2の実施形態によれば、Ga_{0.9}In_{0.1}NN活性層26、p型Ga_{0.9}Al_{0.1}N光導波層27およびp型Al_{0.3}Ga_{0.7}Nキャップ層28上に成長させるp型Al_{0.3}Ga_{0.7}Nクラッド層29およびp型Ga_{0.9}Nコンタクト層30の成長温度を930℃にしているため、Ga_{0.9}In_{0.1}NN活性層26からのInNの分解を抑えてその劣化を防止することができる。また、p型Al_{0.3}Ga_{0.7}Nクラッド層29を成長させる前に下地表面をp型Al_{0.3}Ga_{0.7}Nキャップ層28により覆っているため、Ga_{0.9}In_{0.1}NN活性層26の劣化をより有効に防止することができ、Ga_{0.9}In_{0.1}NN活性層26からの発光強度の劣化をより有効に防止することができる。これによって、高効率、低しきい値電流密度のGa_{0.9}N系半導体レーザを実現することができる。

【0043】以上、この発明の実施形態について具体的に説明したが、この発明は、上述の実施形態に限定されるものではなく、この発明の技術的思想に基づく各種の変形が可能である。

【0044】例えば、上述の第1および第2の実施形態において挙げた数値、基板および原料ガスはあくまでも例に過ぎず、必要に応じて異なる数値、基板、原料ガスおよび不純物を用いてもよい。具体的には、c面サファイア基板1、11、21の代わりに、Ga_{0.9}N基板やSiC基板などを用いてもよい。また、Ga_{0.9}In_{0.1}NN活性層14、26の成長用のGa原料としては、TEGaの代わりにTMGaを用いてもよい。また、p型不純物としては、Mgのほか例えばZnを用いてもよい。さらに、Ga_{0.9}In_{0.1}NN活性層14、26の成長温度は、一般的には700～800℃の範囲であればよい。

【0045】また、上述の第1および第2の実施形態においては、この発明をGa_{0.9}N系半導体発光素子の製造に適用した場合について説明したが、この発明は、Ga_{0.9}N系電界効果トランジスタ(FET)などのGa_{0.9}N系電子走行素子の製造に適用してもよい。

【0046】

【発明の効果】以上説明したように、この発明による半導体の成長方法によれば、Inを含まない窒化物系III-V族化合物半導体層の成長温度を、Inを含む窒化物系III-V族化合物半導体層上にInを含まない窒化物系III-V族化合物半導体層を成長させても、そのInを含む窒化物系III-V族化合物半導体層からのInNの分解を抑えることができ、その劣化を抑えることができる。

【図面の簡単な説明】

【図1】この発明において発光強度の測定に用いたGa_{0.9}In_{0.1}NN/Ga_{0.9}N単一量子井戸構造の試料を示す断面図である。

【図2】この発明において発光強度の測定に用いたGa_{0.9}In_{0.1}NN/Ga_{0.9}N単一量子井戸構造の試料を示す断面図である。

【図3】図1に示す試料を用いて測定された発光スペクトルを示す略線図である。

【図4】図2に示す試料を用いて測定された発光スペクトルを示す略線図である。

【図5】図1および図2に示す試料を用いて測定された発光強度の熱処理温度依存性を示す略線図である。

【図6】この発明の第1の実施形態によるGa_{0.9}N系発光ダイオードの製造方法を説明するための断面図である。

【図7】この発明の第1の実施形態における成長シーケンスを示す略線図である。

【図8】この発明の第1の実施形態において製造されたGa_{0.9}N系発光ダイオードの発光スペクトルを示す略線図である。

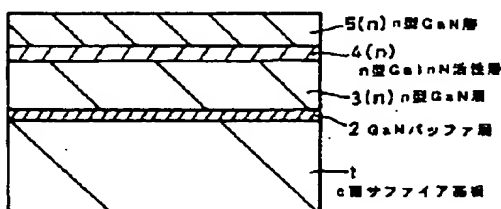
【図9】この発明の第2の実施形態によるGa_{0.9}N系半導体レーザの製造方法を説明するための断面図である。

【図10】この発明の第2の実施形態における成長シーケンスを示す略線図である。

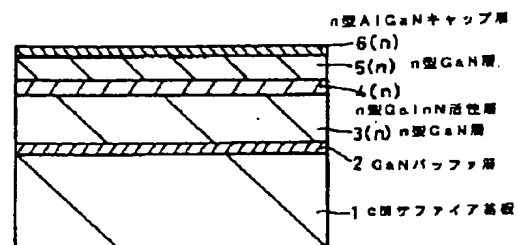
【符号の説明】

1、11、21・・・c面サファイア基板、4・・・n型Ga_{0.9}In_{0.1}NN活性層、6・・・n型Al_{0.3}Ga_{0.7}Nキャップ層、14、26・・・Ga_{0.9}In_{0.1}NN活性層、15・・・p型Al_{0.3}Ga_{0.7}Nキャップ層、16・・・p型Ga_{0.9}N層、29・・・p型Al_{0.3}Ga_{0.7}Nクラッド層、30・・・p型Ga_{0.9}Nコンタクト層

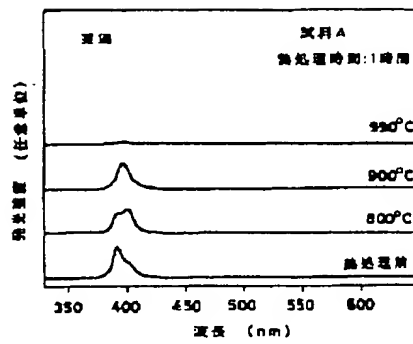
【図1】



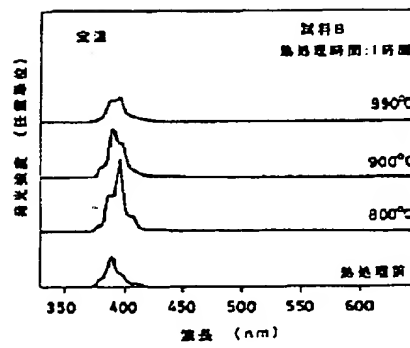
【図2】



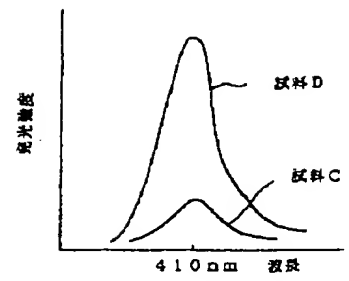
【図3】



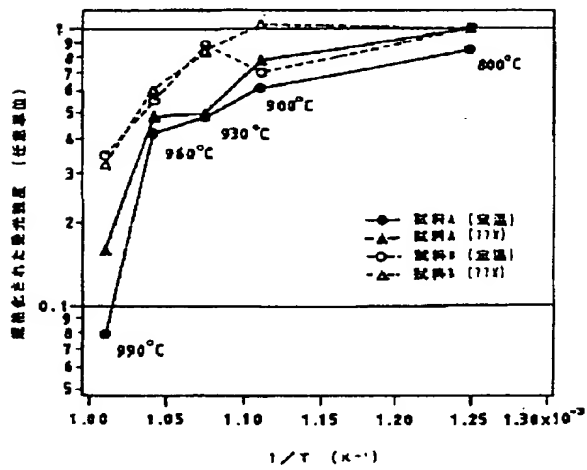
【図4】



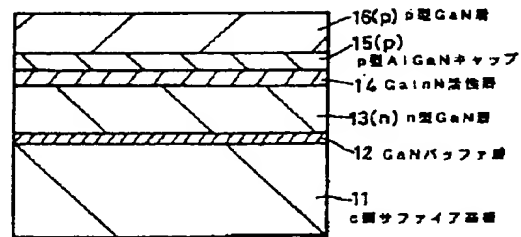
【図8】



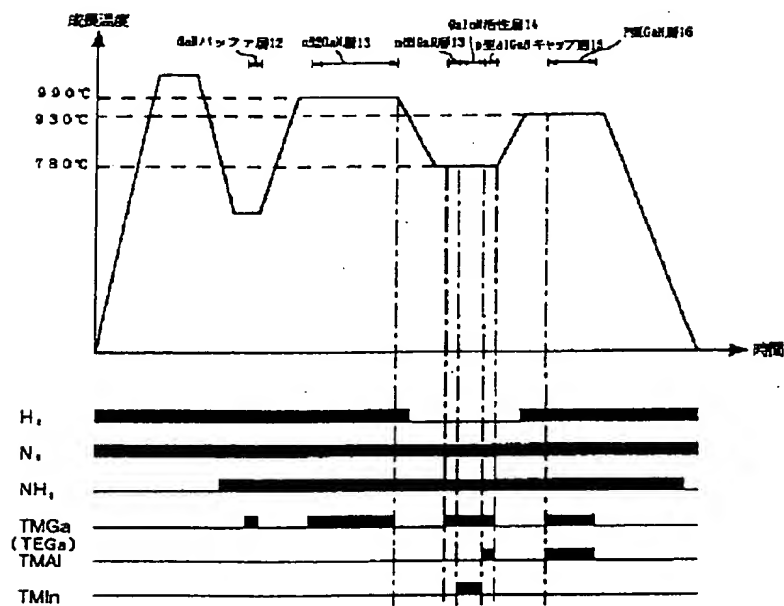
【図5】



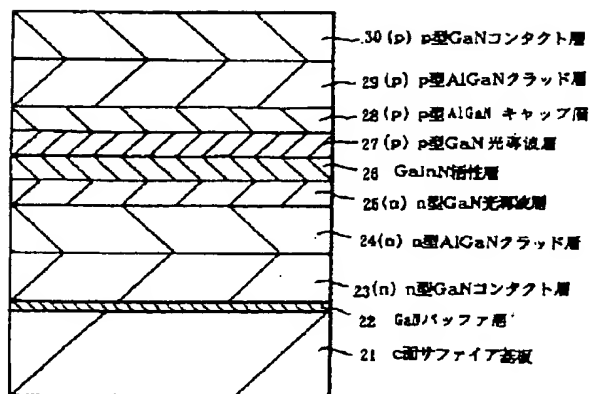
【図6】



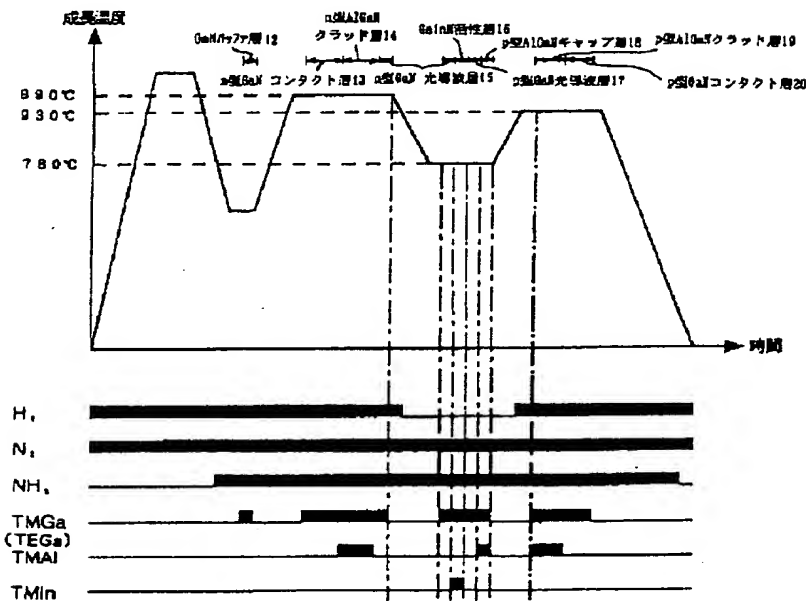
【図7】



【図9】



【図10】



フロントページの続き

(72)発明者 橋本 茂樹
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(72)発明者 朝妻 庸紀
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(72)発明者 築嶋 克典
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内